

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-090382

(43)Date of publication of application : 29.03.1994

(51)Int.Cl. H04N 5/20

H04N 5/44

(21)Application number : 04-265372 (71)Applicant : MATSUSHITA
ELECTRIC IND CO LTD

(22)Date of filing : 07.09.1992 (72)Inventor : NAKAHIGASHI HIDETO

(54) GRADATION CORRECTION DEVICE

(57)Abstract:

PURPOSE: To implement gradation correction processing with a large correction effect without causing deteriorated gradation near a black and a white level of a video signal.

CONSTITUTION: The device is provided with a black level correction table 20 suppressing a correction when gradation is corrected in a direction of a black level, in addition to gradation correction by a brightness histogram using a luminance signal as a parameter. Similarly the device is provided with a white level correction table 21 to suppress the correction in a white level direction. A correction arithmetic operation circuit 22 uses the tables to generate a luminance signal not causing deteriorated gradation even near a black level and a white level. Thus, the gradation correction processing with a large correction effect is implemented.

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A gray-level-correction device comprising:

An A/D converter which carries out digital conversion of the luminance signal which samples an inputted video signal and is included in the signal.

A histogram memory which makes an address a luminance level of a digital luminance signal which said A/D converter outputs, inputs signal output frequency of each luminance level as data, and creates and memorizes a luminance histogram.

A histogram arithmetic circuit which reads data of said histogram memory, computes a parameter which shows the feature of a luminance histogram from

this data, and outputs a control value.

A limiter level and a fixed aggregate value which said histogram arithmetic circuit outputs are given to said histogram memory, A limiting circuit and an adder circuit which amends shape of a histogram stored in said histogram memory, and makes said histogram memory memorize this amendment histogram data again, An accumulation control register circuit which extracts and outputs a signal of an accumulation start luminance level and an accumulation stop luminance level from an output of said histogram arithmetic circuit, A normalization control register circuit which carries out maximum luminance level extraction and is outputted from an output of said histogram arithmetic circuit, An output signal of said histogram memory and an output signal of an accumulation control register circuit are inputted, A histogram accumulation circuit which computes a cumulative histogram by reading and carrying out accumulation of the amendment histogram data of said histogram memory, An accumulation histogram memory which memorizes a computed result of said histogram accumulation circuit, A look-up table arithmetic circuit which reads data of said accumulation histogram memory and normalizes data of said accumulation histogram memory using an output signal of said normalization control register circuit, A look-up table which memorizes data which said look-up table arithmetic circuit outputs, A black-level-correction table which outputs a

black-level-correction restraint amount for controlling gray level correction to the direction of black of a luminance signal near a black level based on an output signal of said A/D converter, A correcting operation circuit which carries out correcting operation to a luminance signal which said A/D converter outputs based on an adjustment signal acquired from said look-up table by making an output signal of said A/D converter into an address, and the amount of correction control obtained from said black-level-correction table.

[Claim 2]The gray-level-correction device according to claim 1 being a thing characterized by comprising the following.

The 1st multiplier that carries out the multiplication of the amendment restraint amount which said black-level-correction table outputs to data in which said look-up table outputs said correcting operation circuit.

An adding machine which adds an output of said 1st multiplier to an output of said A/D converter.

[Claim 3]A gray-level-correction device comprising:

An A/D converter which carries out digital conversion of the luminance signal which samples an inputted video signal and is included in the signal.

A histogram memory which makes an address a luminance level of a digital

luminance signal which said A/D converter outputs, inputs signal output frequency of each luminance level as data, and creates and memorizes a luminance histogram.

A histogram arithmetic circuit which reads data of said histogram memory, computes a parameter which shows the feature of a luminance histogram from this data, and outputs a control value.

A limiter level and a fixed aggregate value which said histogram arithmetic circuit outputs are given to said histogram memory, A limiting circuit and an adder circuit which amends shape of a histogram stored in said histogram memory, and makes said histogram memory memorize this amendment histogram data again, An accumulation control register circuit which extracts and outputs a signal of an accumulation start luminance level and an accumulation stop luminance level from an output of said histogram arithmetic circuit, A normalization control register circuit which carries out maximum luminance level extraction and is outputted from an output of said histogram arithmetic circuit, An output signal of said histogram memory and an output signal of an accumulation control register circuit are inputted, A histogram accumulation circuit which computes a cumulative histogram by reading and carrying out accumulation of the amendment histogram data of said histogram memory, An accumulation histogram memory which memorizes a computed result of said histogram

accumulation circuit, A look-up table arithmetic circuit which reads data of said accumulation histogram memory and normalizes data of said accumulation histogram memory using an output signal of said normalization control register circuit, A look-up table which memorizes data which said look-up table arithmetic circuit outputs, A white level compensation table which outputs a white level amendment restraint amount for controlling gray level correction for Shirakata of a luminance signal near a white level based on an output signal of said A/D converter, A correcting operation circuit which carries out correcting operation to a luminance signal which said A/D converter outputs based on an adjustment signal acquired from said look-up table by making an output signal of said A/D converter into an address, and the amount of correction control obtained from said white level compensation table.

[Claim 4]The gray-level-correction device according to claim 3 being a thing characterized by comprising the following.

The 2nd multiplier that carries out the multiplication of the amendment restraint amount which said white level compensation table outputs to data in which said look-up table outputs said correcting operation circuit.

An adding machine which adds an output of said 2nd multiplier to an output of said A/D converter.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the gray-level-correction device which amends the gradation of a video signal in visual equipment, such as a television receiver, a videotape recorder, a video camera, and a video disk.

[0002]

[Description of the Prior Art] In recent years, with enlargement of a color television receiver, and high-definition-izing, in order to show a picture more vividly, the gray-level-correction device is demanded. By letting a video signal pass to a nonlinear amplifier, a gray-level-correction device has many which amend the gradation of a video signal and expand the dynamic range of the image on CRT.

[0003] An example of the conventional gray-level-correction device is explained.

Drawing 3 is a block diagram showing the example of composition of the conventional gray-level-correction device. In this figure, A/D converter 1 is a circuit which changes an input luminance signal into a digital value. The

histogram memory 2 is a memory which creates the data of a luminance histogram from the luminance signal outputted from A/D converter 1, and holds this data. The histogram memory 2 makes the luminance level of an input signal correspond to the address of a memory, and is using the frequency of the luminance distribution of a luminance signal as the data.

[0004]The histogram arithmetic circuit 3 computes an average value [of a luminance signal], mode value, minimum, maximum, deviation coefficient, sober product, and black surface product etc. from the data of the histogram memory 2, It is a circuit which calculates and outputs each control value, such as a limiter level, fixed aggregate value, and accumulation start luminance level, an accumulation stop luminance level, and a maximum luminance level, from these operation data. The output of the histogram arithmetic circuit 3 is outputted to a limiting circuit and the adder circuit 4, the accumulation control register circuit 5, and the normalization control register circuit 6, respectively.

[0005]A limiting circuit and the adder circuit 4 rework the data of the histogram memory 2.

It is a circuit which adds restriction so that it may not become more than a level with the frequency of a luminance histogram, or adds a fixed aggregate value, and amends the level of a luminance histogram with the limiter level given from the histogram arithmetic circuit 3.

The histogram data of amendment processed in the limiting circuit and the adder circuit 4 is again stored in the histogram memory 2.

[0006]When the histogram accumulation control register circuit 5 asks for a cumulative histogram, it is a circuit which gives the accumulation start luminance level which the histogram arithmetic circuit 3 outputs, and an accumulation stop luminance level to the histogram accumulation circuit 7. The histogram accumulation circuit 7 is a circuit which accumulates the rework data in which the histogram memory 2 was stored, and computes a cumulative histogram with the accumulation start luminance level held in the accumulation control register circuit 5, and an accumulation stop luminance level.

[0007]The accumulation histogram memory 8 is a memory which memorizes the result of the accumulation operation of the histogram accumulation circuit 7. This memory 8 also inputs a luminance level into an address, and inputs frequency into data. When the normalization control register circuit 6 normalizes the data of the cumulative histogram stored in the accumulation histogram memory 8 and creates a look-up table, it outputs the required data to the look-up table arithmetic circuit 9. That is, the normalization control register circuit 6 will output the normalization coefficient according to the value, if the maximum luminance level of the luminance signal after normalization is given from the histogram arithmetic circuit 3.

[0008]The look-up table arithmetic circuit 9 is a circuit which normalizes the data of the accumulation histogram memory 8 based on the output signal of the normalization control register circuit 6. The look-up table 10 is a memory which memorizes the data normalized in the look-up table arithmetic circuit 9.

A luminance level is made into an address and frequency is stored as the data.

The timing control circuit 11 is a circuit which gives the clock signal and timing signal of each circuit part required for operation.

An order of the operation of each circuit part, control of each memory, etc. are performed.

[0009]Now, the correcting operation circuit 13 is a circuit which inputs the adjustment signal read from the look-up table 10, and the video signal outputted from A/D converter 1 by making the luminance level of each pixel into an address, and performs a gray-level-correction operation. D/A converter 14 is a circuit which changes the digital signal from the correcting operation circuit 13 into the luminance signal of an analog.

[0010]Operation of the gray-level-correction device constituted as mentioned above is explained. Drawing 4 and drawing 5 are the explanatory views showing the operating characteristic of each circuit part of a gradation correction circuit, respectively. First, the video luminance signal of television is sampled per frame.

A sampling point considers it as many points in order to sample a screen uniformly, and it inputs the luminance signal a into A/D converter 1. A/D converter 1 changes the luminance signal of an analog into the digital luminance signal b .

[0011]The histogram memory 2 makes an address the luminance level of this luminance signal b , carries out addition calculation of the number of times of data input of that address in a limiting circuit and the adder circuit 4, and holds that counting result. By performing such operation during the 1 vertical scanning, the luminance histogram of the input luminance signal a can be created.

Drawing 4 (a) illustrates a luminance histogram. Here, the luminance level of an input luminance signal is distributed in the range of Y_a - Y_b , and the ingredient of the black level below Y_a and the white level more than Y_b does not exist, but is made into the narrow signal of a die nak range. The bright image region which has the luminance level Y_m considers it as what has many [and] image regions of the luminance level Y_n darker subsequently than this.

[0012]Next, the histogram arithmetic circuit 3 reads the data of the histogram memory 2 in which this luminance histogram was stored, and an average value [of the input luminance signal a], mode value, minimum, maximum, deviation coefficient, sober product, and black surface product etc. are calculated. And the histogram arithmetic circuit 3 calculates each control value, such as a start

luminance level of limiter level, fixed aggregate value, and accumulation calculation and a stop luminance level, and a maximum luminance level after normalization, from these calculation results, These control values e are given to a limiting circuit and the adder circuit 4, the accumulation control register circuit 5, and the normalization control register circuit 6, respectively.

[0013]Next, a limiting circuit and the adder circuit 4 read the data shown in drawing 4 (a) from the histogram memory 2, slices a portion with high frequency of a histogram with the limiter level which the histogram arithmetic circuit 3 outputs, and amends it in the state which shows in drawing 4 (b). The feature of a picture is made easy to emphasize the luminance change of a particular part and to hold, since this amendment does not have the difference of light and darkness in each pixel and the feature of a picture cannot hold it easily by the picture which has the same brightness component. A limiting circuit and the adder circuit 4 apply a fixed aggregate value to the histogram shown in drawing 4 (b), and amends it again to the histogram shown in drawing 4 (c). This amendment opens a dynamic range to the whole, applying the narrow picture of the dynamic range of luminosity to the white level side from the black level side.

[0014]Thus, the data in which the histogram was amended is again stored in the histogram memory 2. Amendment data writing timing to the histogram memory 2 is performed within the vertical-retrace-line period of a video signal, and renewal

of amendment data is made not to be performed during the gray level correction of a video signal. It outputs to the histogram accumulation circuit 7 by using this result as the amendment histogram data c. The histogram accumulation circuit 7 performs accumulation of the inputted data, and creates cumulative histogram data. A cumulative histogram becomes linear shape, so that the fixed aggregate value which adds a cumulative histogram in a limiting circuit and the adder circuit 4 is large here, and the large cumulative histogram of the influence of the original histogram is outputted, so that a fixed aggregate value is small.

[0015]Next, the histogram accumulation circuit 7 calculates the cumulative histogram data f of the amendment histogram data c about within the limits of the accumulation start luminance level Y_p given from the accumulation control register circuit 5, and the accumulation stop luminance level Y_q , as shown in drawing 4 (c), This result is stored in the accumulation histogram memory 8. This data is shown in drawing 5 (d).

[0016]The look-up table arithmetic circuit 9 reads data from the accumulation histogram memory 8, and calculates a normalization coefficient which serves as the maximum output luminance level $Y_q (=h)$ to which the maximum of the cumulative histogram data is given from the normalization control register circuit 6. Based on this coefficient, the look-up table arithmetic circuit 9 calculates to the data g of a cumulative histogram, and, as a result, stores i in the look-up table 10.

At this time, operation like automatic contrast control (ACL) and automatic bright control (ABL) can be performed by controlling maximum output luminance level h. This relation is shown in drawing 5 (e). That is, to an input luminance level, within limits shown by a dotted line focusing on a solid line, the characteristic is amended and the output luminance level changes.

[0017]Next, the correcting operation circuit 13 reads the data j from the look-up table 10 by making the input luminance signal b into an address, performs the gray-level-correction operation shown in drawing 5 (e) using the data j and input luminance signal b, and acquires the correction output luminance signal k.

Drawing 5 (f) shows the histogram of the luminance signal after amendment. As for it, in drawing 5 (f), the luminance histogram after amendment turns out that the dynamic range is expanded to the range of the black level Y_c - the white level Y_d . It turns out that distribution centering on the white peak level Y_m spreads right and left as compared with drawing 4 (a), and the dynamic range of the image region which has such luminosity is also expanded. Distribution centering on the black peak level Y_n will also spread right and left as compared with drawing 4 (a).

[0018]Now, D/A converter 14 is outputted to the indicator of a video device which changes this correction output luminance signal k into analog signal l, and does not illustrate it. The timing control circuit 11 controls operation of each circuit so

that operation of signal processing is performed in an order which was described above. (Reference: Japanese Patent Application No. No. 265393 [one to] "gray-level-correction device")

[0019]

[Problem(s) to be Solved by the Invention]In such a conventional gray-level-correction device, as shown in drawing 4 (a), when concentration of luminance distribution is seen by the inputted video signal, gradation is amended focusing on the concentration luminance level using the data of a luminance histogram. Although such amendment is effective for middle luminosity, when concentration of luminosity exists in a luminance level somewhat higher than a black level, as for the signal of a black level lower than this luminance level, amendment is performed in the direction to which a luminance level becomes low further. When the large correction effects of middle luminosity were taken at this time, on a certain screen, there was a problem that the gradation in a black level was crushed.

[0020]When concentration of luminosity exists in a luminance level somewhat lower than a white level, as for the signal of a white level higher than this luminance level, amendment is performed in the direction to which a luminance level becomes high further. When the large correction effects of middle luminosity were taken at this time, on a certain screen, there was also a problem

that the gradation in a white level was crushed.

[0021]This invention is made in view of such a conventional problem, and the invention of claim 1 does not cause gradation crushing in near a black level, but aims to let the whole correction effects realize the gray-level-correction device which becomes large.

[0022]The invention of claim 2 does not cause gradation crushing in near a white level, but aims to let the whole correction effects realize the gray-level-correction device which becomes large.

[0023]

[Means for Solving the Problem]An invention of claim 1 of this application is provided with the following.

An A/D converter which carries out digital conversion of the luminance signal which samples an inputted video signal and is included in the signal.

A histogram memory which makes an address a luminance level of a digital luminance signal which an A/D converter outputs, inputs signal output frequency of each luminance level as data, and creates and memorizes a luminance histogram.

A histogram arithmetic circuit which reads data of a histogram memory, computes a parameter which shows the feature of a luminance histogram from this data, and outputs a control value, A limiter level and a fixed aggregate value

which a histogram arithmetic circuit outputs are given to a histogram memory, A limiting circuit and an adder circuit which amends shape of a histogram stored in a histogram memory, and makes a histogram memory memorize this amendment histogram data again, An accumulation control register circuit which extracts and outputs a signal of an accumulation start luminance level and an accumulation stop luminance level from an output of a histogram arithmetic circuit, A normalization control register circuit which carries out maximum luminance level extraction and is outputted from an output of a histogram arithmetic circuit, A histogram accumulation circuit which computes a cumulative histogram by inputting an output signal of a histogram memory, and an output signal of an accumulation control register circuit, and reading and carrying out accumulation of the amendment histogram data of a histogram memory, Read data of an accumulation histogram memory which memorizes a computed result of a histogram accumulation circuit, and an accumulation histogram memory, and an output signal of a normalization control register circuit is used, A look-up table arithmetic circuit which normalizes data of an accumulation histogram memory, A look-up table which memorizes data which a look-up table arithmetic circuit outputs, A black-level-correction table which outputs a black-level-correction restraint amount for controlling gray level correction to the direction of black of a luminance signal near a black level based on an output

signal of an A/D converter, A correcting operation circuit which carries out correcting operation to a luminance signal which an A/D converter outputs based on an adjustment signal acquired from a look-up table by making an output signal of an A/D converter into an address, and the amount of correction control obtained from a black-level-correction table.

[0024]An invention of claim 3 of this application is provided with the following.

An A/D converter which carries out digital conversion of the luminance signal which samples an inputted video signal and is included in the signal.

A histogram memory which makes an address a luminance level of a digital luminance signal which an A/D converter outputs, inputs signal output frequency of each luminance level as data, and creates and memorizes a luminance histogram.

A histogram arithmetic circuit which reads data of a histogram memory, computes a parameter which shows the feature of a luminance histogram from this data, and outputs a control value, A limiter level and a fixed aggregate value which a histogram arithmetic circuit outputs are given to a histogram memory, A limiting circuit and an adder circuit which amends shape of a histogram stored in a histogram memory, and makes a histogram memory memorize this amendment histogram data again, An accumulation control register circuit which

extracts and outputs a signal of an accumulation start luminance level and an accumulation stop luminance level from an output of a histogram arithmetic circuit, A normalization control register circuit which carries out maximum luminance level extraction and is outputted from an output of a histogram arithmetic circuit, A histogram accumulation circuit which computes a cumulative histogram by inputting an output signal of a histogram memory, and an output signal of an accumulation control register circuit, and reading and carrying out accumulation of the amendment histogram data of a histogram memory, Read data of an accumulation histogram memory which memorizes a computed result of a histogram accumulation circuit, and an accumulation histogram memory, and an output signal of a normalization control register circuit is used, A look-up table arithmetic circuit which normalizes data of an accumulation histogram memory, A look-up table which memorizes data which a look-up table arithmetic circuit outputs, A white level compensation table which outputs a white level amendment restraint amount for controlling gray level correction for Shirakata of a luminance signal near a white level based on an output signal of an A/D converter, A correcting operation circuit which carries out correcting operation to a luminance signal which an A/D converter outputs based on an adjustment signal acquired from a look-up table by making an output signal of an A/D converter into an address, and the amount of correction control obtained from a

white level compensation table.

[0025]

[Function]According to the invention of claim 1 of this application which has such a feature, an A/D converter samples an inputted video signal with a specific cycle, and carries out digital conversion of the luminance signal included in the signal. A histogram memory makes an address the luminance level of the digital luminance signal which an A/D converter outputs, inputs the signal output frequency of each luminance level as data, and creates and memorizes a luminance histogram. A histogram arithmetic circuit reads the data of a histogram memory, computes the parameter which shows the feature of a luminance histogram from this data, and outputs a control value. A limiting circuit and an adder circuit give the limiter level and fixed aggregate value which a histogram arithmetic circuit outputs to a histogram memory, amends the shape of the histogram stored in the histogram memory, and makes a histogram memory memorize this amendment histogram data again. An accumulation control register circuit extracts and outputs the signal of an accumulation start luminance level and an accumulation stop luminance level from the output of a histogram arithmetic circuit. From the output of a histogram arithmetic circuit, a normalization control register circuit carries out maximum luminance level

extraction, and outputs. It computes a cumulative histogram by a histogram accumulation circuit inputting the output signal of a histogram memory, and the output signal of an accumulation control register circuit, and reading and carrying out accumulation of the amendment histogram data of a histogram memory. An accumulation histogram memory memorizes the computed result of a histogram accumulation circuit. A look-up table arithmetic circuit reads the data of an accumulation histogram memory, and normalizes the data of an accumulation histogram memory using the output signal of a normalization control register circuit. A look-up table memorizes the data which a look-up table arithmetic circuit outputs. On the other hand, a black-level-correction table outputs the black-level-correction restraint amount for controlling the gray level correction to the direction of black of the luminance signal near a black level based on the output signal of an A/D converter. Next, a correcting operation circuit carries out correcting operation to the luminance signal which an A/D converter outputs using the adjustment signal acquired from the look-up table by making the output signal of an A/D converter into an address, and the amount of correction control obtained from the black-level-correction table. Thus, if luminosity is processed, gradation crushing cannot be caused in near a black level, but gray level correction of the whole luminance level can be performed effectively.

[0026]According to the invention of claim 3 of this application, an A/D converter samples an inputted video signal with a specific cycle, and carries out digital conversion of the luminance signal included in the signal. A histogram memory makes an address the luminance level of the digital luminance signal which an A/D converter outputs, inputs the signal output frequency of each luminance level as data, and creates and memorizes a luminance histogram. A histogram arithmetic circuit reads the data of a histogram memory, computes the parameter which shows the feature of a luminance histogram from this data, and outputs a control value. A limiting circuit and an adder circuit give the limiter level and fixed aggregate value which a histogram arithmetic circuit outputs to a histogram memory, amends the shape of the histogram stored in the histogram memory, and makes a histogram memory memorize this amendment histogram data again. An accumulation control register circuit extracts and outputs the signal of an accumulation start luminance level and an accumulation stop luminance level from the output of a histogram arithmetic circuit. From the output of a histogram arithmetic circuit, a normalization control register circuit carries out maximum luminance level extraction, and outputs. It computes a cumulative histogram by a histogram accumulation circuit inputting the output signal of a histogram memory, and the output signal of an accumulation control register circuit, and reading and carrying out accumulation of the amendment histogram

data of a histogram memory. An accumulation histogram memory memorizes the computed result of a histogram accumulation circuit. A look-up table arithmetic circuit reads the data of an accumulation histogram memory, and normalizes the data of an accumulation histogram memory using the output signal of a normalization control register circuit. A look-up table memorizes the data which a look-up table arithmetic circuit outputs. On the other hand, a white level compensation table outputs the white level amendment restraint amount for controlling the gray level correction for Shirakata of the luminance signal near a white level based on the output signal of an A/D converter. Next, a correcting operation circuit carries out correcting operation to the luminance signal which an A/D converter outputs using the adjustment signal acquired from the look-up table by making the output signal of an A/D converter into an address, and the amount of correction control obtained from the white level compensation table. Thus, if luminosity is processed, gradation crushing cannot be caused in near a white level, but gray level correction of the whole luminance level can be performed effectively.

[0027]

[Example]The gray-level-correction device in one example of this invention is explained referring to drawing 1. Drawing 1 shows the block diagram showing the composition of the gray-level-correction device of this example. In this figure,

A/D converter 1, the histogram memory 2, the histogram arithmetic circuit 3, a limiting circuit and an adder circuit 4, the accumulation control register circuit 5, the normalization control register circuit 6, the histogram accumulation circuit 7, the accumulation histogram memory 8, the look-up table arithmetic circuit 9, It is the same as that of a conventional example that the look-up table 10, the timing control circuit 11, and D/A converter 14 are formed, respectively, and the explanation is omitted.

[0028]The black-level-correction table 20 is a circuit which inputs the output signal of A/D converter 1, generates the amendment restraint amount of the gray level correction near a black level from the luminance level of each pixel of the video signal before amendment, its correction direction, etc. so that black crushing may not arise, and outputs the signal of a restraint amount. The white level compensation table 21 is a circuit which inputs the output signal of A/D converter 1, generates the amendment restraint amount of the gray level correction near a white level from the luminance level of each pixel of the video signal before amendment, its correction direction, etc. so that white crushing may not arise, and outputs the signal of a restraint amount.

[0029]The luminance signal with which A/D converter 1 outputs the correcting operation circuit 22, the amendment data obtained from the look-up table 10, It is a circuit which inputs the black-level-correction restraint amount obtained from

the black-level-correction table 20, and the white level amendment restraint amount obtained from the white level compensation table 21, respectively, and performs a gray-level-correction operation. The correcting operation circuit 22 is constituted by the multipliers 22a and 22b and the adding machine 22c as shown, for example in drawing 1. The 1st multiplier 22a is a circuit which performs the multiplication of the signal of the look-up table 10, and the signal of the white level compensation table 21. The 2nd multiplier 22b is a circuit which performs the multiplication of the output of the multiplier 22a, and the black-level-correction table 20. The adding machine 22c is a circuit adding the output of the multiplier 22b, and the signal of A/D converter 1. D/A converter 14 is a circuit which changes into an analog signal the digital output amended in the correcting operation circuit 22.

[0030]Only operation of the portion added to the conventional example about the gray-level-correction device of this example constituted in this way is explained.

Drawing 2 is an explanatory view showing the operating characteristic of each circuit part of the gray-level-correction device of this example. First, the data of the look-up table 10 is read by making into an address the input luminance signal by which digital conversion was carried out with A/D converter 1. If it does so, as shown in drawing 2 (a), the gray-level-correction data according to the luminance level for every pixel will be given to the multiplier 22a.

[0031]Next, when the amendment data read from the look-up table 10 is gradation extension data to the direction of black, according to each luminance signal of the image which A/D converter 1 outputs, a black-level-correction control value as shown in drawing 2 (b) from the black-level-correction table 20 is read. When the amendment data read from the look-up table 10 is gradation extension data for Shirakata, as shown in drawing 2 (c), according to each luminance signal of the image which A/D converter 1 outputs, a white level amendment control value is read from the white level compensation table 21. These amendment data is given to the multipliers 22a and 22b, and is used as a multiplication coefficient which amends.

[0032]Namely, based on the luminance signal with which A/D converter 1 outputs the correcting operation circuit 22, The gray-level-correction data according to the luminance level is read from the look-up table 10, and multiplication is performed with the black-level-correction control value which the black-level-correction table 20 outputs, and the white level amendment control value which the white level compensation table 21 outputs. And in the adding machine 22c, the luminance signal by which added the adjustment signal of white or a black part to the luminance level which is not amended [which A/D converter 1 outputs], and comprehensive amendment was carried out is generated.

[0033]For example, amendment of shifting to a white side a little so that a black-level-correction control value may show the luminance distribution of the pixel shifted to the black side as shown in drawing 2 (a) in the range of the black levels Yb1-Yb2 in the range of the black levels Yb3-Yb4 shown in drawing 2 (d) is performed. Thus, by reducing the gray-level-correction effect to the direction of black of the signal near a black level, black crushing is improvable.

[0034]Amendment of shifting to the black side a little the luminance distribution of the pixel shifted to the white side as shown in drawing 2 (a) in the range of the white levels Yw1-Yw2 with a white level amendment control value at drawing 2 (d) so that it may be shown in the range of the white levels Yw3-Yw4 is performed. Thus, by reducing the gray-level-correction effect for Shirakata of the signal near a white level, white crushing is improvable.

[0035]D/A converter 14 changes into an analog signal the digital luminance signal by which gray level correction was carried out, and outputs the luminance signal given to an indicator to the last. Thus, in near a black level, gradation crushing is not caused in near a white level, but it becomes possible to perform big gray-level-correction processing of correction effects.

[0036]

[Effect of the Invention]As explained to details above, when gradation is amended in the direction of black about the luminance signal near a black bell by

having provided the black-level-correction table according to the invention of claim 1 of this application, the correction amount can be controlled. That is, gradation crushing is not caused in near a black level, but it becomes possible to enlarge the gray-level-correction effect of the whole luminance level.

[0037]According to the invention of claim 3 of this application, when gradation is amended for Shirakata about the luminance signal near a white level by having provided the white level compensation table, the correction amount can be controlled. That is, gradation crushing is not caused in near a white level, but it becomes possible to enlarge the gray-level-correction effect of the whole luminance level.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]It is a block diagram showing the composition of the gray-level-correction device in one example of this invention.

[Drawing 2]It is an explanatory view showing the operating characteristic of the gray-level-correction device in the example of this invention.

[Drawing 3]It is a block diagram showing the example of composition of the

conventional gray-level-correction device.

[Drawing 4] It is an explanatory view (the 1) showing the operating characteristic of the conventional gray-level-correction device.

[Drawing 5] It is an explanatory view (the 2) showing the operating characteristic of the conventional gray-level-correction device.

[Description of Notations]

1 A/D converter

2 Histogram memory

3 Histogram arithmetic circuit

4 A limiting circuit and an adder circuit

5 Accumulation control register circuit

6 Normalization control register circuit

7 Histogram accumulation circuit

8 Accumulation histogram memory

9 Look-up table arithmetic circuit

10 Look-up table

11 Timing control circuit

14 D/A converter

20 Black-level-correction table

21 White level compensation table

22 Correcting operation circuit

22a and 22b Multiplier

22c Adding machine

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-90382

(43)公開日 平成 6 年(1994) 3 月29日

(51)Int.Cl.⁵

H 0 4 N 5/20

5/44

識別記号

庁内整理番号

F I

技術表示箇所

Z

審査請求 未請求 請求項の数 4 (全 9 頁)

(21)出願番号 特願平4-265372

(22)出願日 平成 4 年(1992) 9 月 7 日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 中東 秀人

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

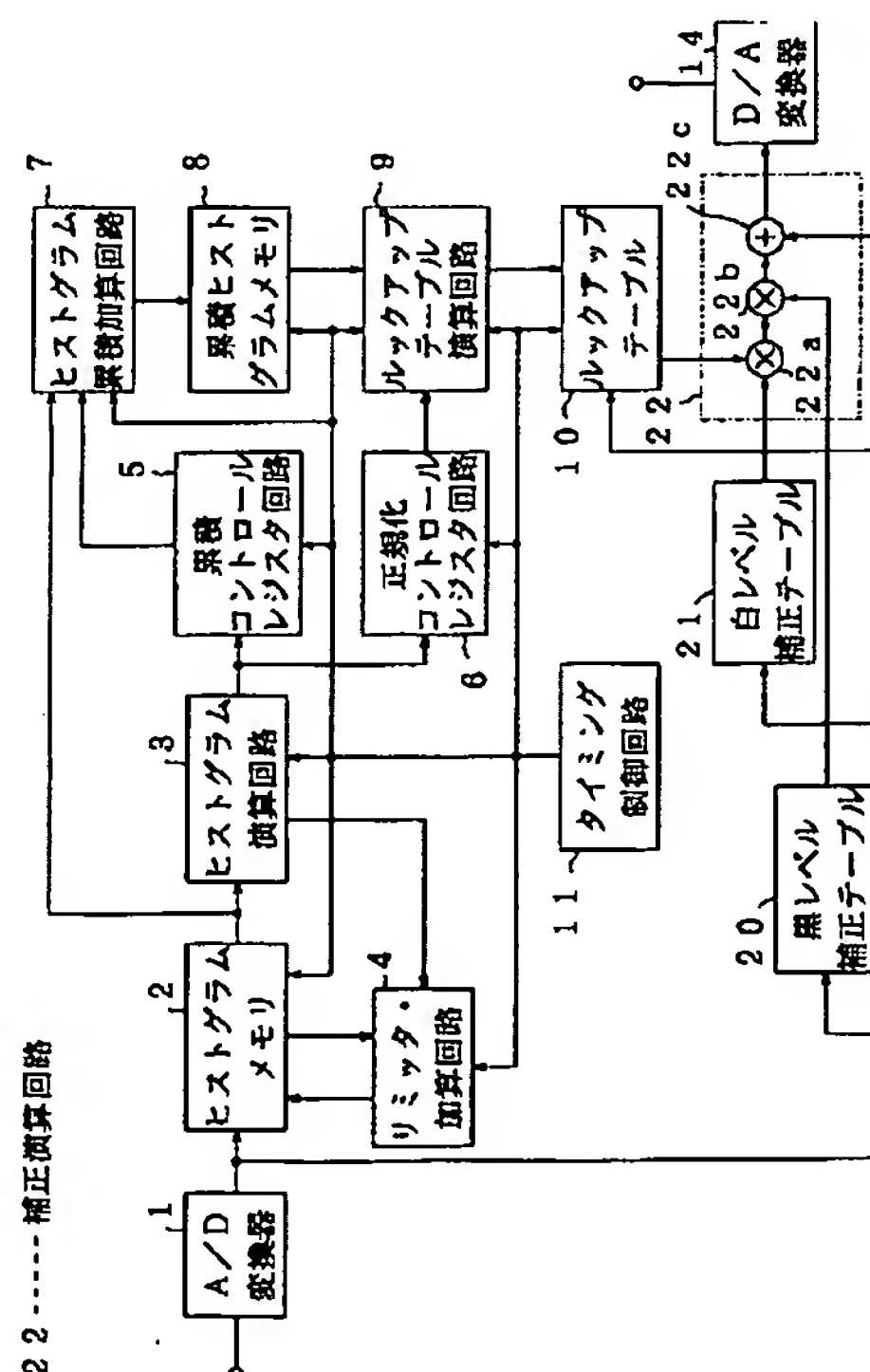
(74)代理人 弁理士 岡本 宜喜

(54)【発明の名称】 階調補正装置

(57)【要約】

【目的】 映像信号の黒及び白レベル付近において、階調つぶれを起こさず、補正効果の大きな階調補正処理を行うこと。

【構成】 輝度信号をパラメータとした輝度ヒストグラムによる階調補正に加え、黒方向に階調が補正される場合には、その方向の補正量を抑制する黒レベル補正テーブル20を設ける。同様に、白方向の補正量を抑制する白レベル補正テーブル21を設ける。補正演算回路22はこれらのテーブルを用いて、黒及び白レベル付近においても階調つぶれを起こさない輝度信号を生成する。こうすると補正効果の大きな階調補正処理を行うことが可能となる。



【特許請求の範囲】

【請求項 1】 入力映像信号をサンプリングし、その信号に含まれる輝度信号をデジタル変換する A/D 変換器と、
前記 A/D 変換器の出力するデジタル輝度信号の輝度レベルをアドレスとし、各輝度レベルの信号出力頻度をデータとして入力し、輝度ヒストグラムを作成して記憶するヒストグラムメモリと、
前記ヒストグラムメモリのデータを読み出し、このデータから輝度ヒストグラムの特徴を示すパラメータを算出し、制御値を出力するヒストグラム演算回路と、
前記ヒストグラム演算回路の出力するリミッタレベルと一定加算値を前記ヒストグラムメモリに与え、前記ヒストグラムメモリに格納されたヒストグラムの形状を補正し、再度この補正ヒストグラムデータを前記ヒストグラムメモリに記憶させるリミッタ・加算回路と、
前記ヒストグラム演算回路の出力から、累積スタート輝度レベル及び累積ストップ輝度レベルの信号を抽出して出力する累積コントロールレジスタ回路と、
前記ヒストグラム演算回路の出力から、最大輝度レベル抽出して出力する正規化コントロールレジスタ回路と、
前記ヒストグラムメモリの出力信号と累積コントロールレジスタ回路の出力信号を入力し、前記ヒストグラムメモリの補正ヒストグラムデータを読み出し、累積加算して累積ヒストグラムを算出するヒストグラム累積加算回路と、
前記ヒストグラム累積加算回路の算出結果を記憶する累積ヒストグラムメモリと、
前記累積ヒストグラムメモリのデータを読み出し、前記正規化コントロールレジスタ回路の出力信号を用いて、前記累積ヒストグラムメモリのデータを正規化するルックアップテーブル演算回路と、
前記ルックアップテーブル演算回路の出力するデータを記憶するルックアップテーブルと、
前記 A/D 変換器の出力信号に基づき、黒レベル付近の輝度信号の黒方向への階調補正の抑制を行うための黒レベル補正抑制量を出力する黒レベル補正テーブルと、
前記 A/D 変換器の出力信号をアドレスとして前記ルックアップテーブルから得られた補正信号と、前記黒レベル補正テーブルから得られた補正制御量とに基づいて、前記 A/D 変換器の出力する輝度信号に補正演算を行う補正演算回路と、を具備することを特徴とする階調補正装置。

【請求項 2】 前記補正演算回路は、
前記ルックアップテーブルの出力するデータに、前記黒レベル補正テーブルの出力する補正抑制量を乗算する第 1 の乗算器と、
前記 A/D 変換器の出力に前記第 1 の乗算器の出力を加算する加算器と、を含むものであることを特徴とする請求項 1 記載の階調補正装置。

【請求項 3】 入力映像信号をサンプリングし、その信号に含まれる輝度信号をデジタル変換する A/D 変換器と、
前記 A/D 変換器の出力するデジタル輝度信号の輝度レベルをアドレスとし、各輝度レベルの信号出力頻度をデータとして入力し、輝度ヒストグラムを作成して記憶するヒストグラムメモリと、
前記ヒストグラムメモリのデータを読み出し、このデータから輝度ヒストグラムの特徴を示すパラメータを算出し、制御値を出力するヒストグラム演算回路と、
前記ヒストグラム演算回路の出力するリミッタレベルと一定加算値を前記ヒストグラムメモリに与え、前記ヒストグラムメモリに格納されたヒストグラムの形状を補正し、再度この補正ヒストグラムデータを前記ヒストグラムメモリに記憶させるリミッタ・加算回路と、
前記ヒストグラム演算回路の出力から、累積スタート輝度レベル及び累積ストップ輝度レベルの信号を抽出して出力する累積コントロールレジスタ回路と、
前記ヒストグラム演算回路の出力から、最大輝度レベル抽出して出力する正規化コントロールレジスタ回路と、
前記ヒストグラムメモリの出力信号と累積コントロールレジスタ回路の出力信号を入力し、前記ヒストグラムメモリの補正ヒストグラムデータを読み出し、累積加算して累積ヒストグラムを算出するヒストグラム累積加算回路と、
前記ヒストグラム累積加算回路の算出結果を記憶する累積ヒストグラムメモリと、
前記累積ヒストグラムメモリのデータを読み出し、前記正規化コントロールレジスタ回路の出力信号を用いて、前記累積ヒストグラムメモリのデータを正規化するルックアップテーブル演算回路と、
前記ルックアップテーブル演算回路の出力するデータを記憶するルックアップテーブルと、
前記 A/D 変換器の出力信号に基づき、白レベル付近の輝度信号の白方向への階調補正の抑制を行うための白レベル補正抑制量を出力する白レベル補正テーブルと、
前記 A/D 変換器の出力信号をアドレスとして前記ルックアップテーブルから得られた補正信号と、前記白レベル補正テーブルから得られた補正制御量とに基づいて、前記 A/D 変換器の出力する輝度信号に補正演算を行う補正演算回路と、を具備することを特徴とする階調補正装置。

【請求項 4】 前記補正演算回路は、
前記ルックアップテーブルの出力するデータに、前記白レベル補正テーブルの出力する補正抑制量を乗算する第 2 の乗算器と、
前記 A/D 変換器の出力に前記第 2 の乗算器の出力を加算する加算器と、を含むものであることを特徴とする請求項 3 記載の階調補正装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、テレビジョン受像機、ビデオテープレコーダ、ビデオカメラ、ビデオディスク等の映像機器において、映像信号の階調を補正する階調補正装置に関するものである。

【0002】

【従来の技術】近年、カラーテレビジョン受像機の大型化、高画質化にともない、画像をより鮮明に見せるため階調補正装置が要求されている。階調補正装置は映像信号を非線形な増幅器に通すことによって、映像信号の階調を補正し、CRT上の映像のダイナミックレンジを拡大するものが多い。

【0003】従来の階調補正装置の一例について説明する。図3は従来の階調補正装置の構成例を示すブロック図である。本図において、A/D変換器1は入力輝度信号をデジタル値に変換する回路である。ヒストグラムメモリ2は、A/D変換器1より出力される輝度信号から輝度ヒストグラムのデータを作成し、このデータを保持するメモリである。ヒストグラムメモリ2は、入力信号の輝度レベルをメモリのアドレスに対応させ、輝度信号の輝度分布の度数をそのデータとしている。

【0004】ヒストグラム演算回路3は、ヒストグラムメモリ2のデータから輝度信号の平均値、モード値、最小値、最大値、偏差係数、白面積、黒面積等を算出し、これらの演算データからリミッタレベル、一定加算値、累積スタート輝度レベル、累積ストップ輝度レベル、最大輝度レベル等の各制御値を計算して出力する回路である。ヒストグラム演算回路3の出力は、リミッタ・加算回路4、累積コントロールレジスタ回路5、正規化コントロールレジスタ回路6に夫々出力される。

【0005】リミッタ・加算回路4は、ヒストグラムメモリ2のデータを再処理するものであり、ヒストグラム演算回路3から与えられるリミッタレベルにより、輝度ヒストグラムの度数があるレベル以上にならないように制限を加えたり、一定加算値を加算して輝度ヒストグラムのレベルを補正する回路である。リミッタ・加算回路4で処理された補正のヒストグラムデータは、再びヒストグラムメモリ2に格納される。

【0006】ヒストグラム累積コントロールレジスタ回路5は、累積ヒストグラムを求める際に、ヒストグラム演算回路3の出力する累積スタート輝度レベルと、累積ストップ輝度レベルとをヒストグラム累積加算回路7に与える回路である。ヒストグラム累積加算回路7は、累積コントロールレジスタ回路5に保持された累積スタート輝度レベルと累積ストップ輝度レベルにより、ヒストグラムメモリ2の格納された再処理データの累積を行い、累積ヒストグラムを算出する回路である。

【0007】累積ヒストグラムメモリ8は、ヒストグラム累積加算回路7の累積演算の結果を記憶するメモリである。このメモリ8もアドレスに輝度レベルを入力し、

データに度数を入力するものである。正規化コントロールレジスタ回路6は、累積ヒストグラムメモリ8に格納された累積ヒストグラムのデータを正規化してルックアップテーブルを作成する際に、その必要なデータをルックアップテーブル演算回路9に出力するものである。即ち正規化コントロールレジスタ回路6は、ヒストグラム演算回路3より正規化後の輝度信号の最大輝度レベルが与えられると、その値に応じた正規化係数を出力する。

【0008】ルックアップテーブル演算回路9は、正規化コントロールレジスタ回路6の出力信号に基づいて累積ヒストグラムメモリ8のデータを正規化する回路である。ルックアップテーブル10は、ルックアップテーブル演算回路9で正規化されたデータを記憶するメモリであり、輝度レベルをアドレスとし、そのデータとして度数を格納する。タイミング制御回路11は、各回路部の動作に必要なクロック信号やタイミング信号を与える回路であり、各回路部の演算の順序や各メモリの制御等を行う。

【0009】さて補正演算回路13は、各画素の輝度レベルをアドレスとして、ルックアップテーブル10より読み出された補正信号と、A/D変換器1より出力される映像信号を入力し、階調補正演算を行う回路である。D/A変換器14は補正演算回路13からのデジタル信号をアナログの輝度信号に変換する回路である。

【0010】以上のように構成された階調補正装置の動作について説明する。図4、図5は夫々階調補正回路の各回路部の動作特性を示す説明図である。先ず、テレビジョンの映像輝度信号を1フレーム単位でサンプリングする。サンプリング点は画面を均一にサンプリングするため多数の点とし、その輝度信号aをA/D変換器1に入力する。A/D変換器1はアナログの輝度信号をデジタルの輝度信号bに変換する。

【0011】ヒストグラムメモリ2は、この輝度信号bの輝度レベルをアドレスとし、そのアドレスのデータ入力回数をリミッタ・加算回路4で加算計数し、その計数結果を保持する。このような動作を一垂直走査期間行うことによって、入力輝度信号aの輝度ヒストグラムを作成することができる。図4(a)は輝度ヒストグラムを例示したものである。ここでは入力輝度信号の輝度レベルがY_a～Y_bの範囲で分布し、Y_a以下の黒レベル及びY_b以上の白レベルの成分は存在せず、ダイナミックレンジの狭い信号とする。更に輝度レベルY_mを有する明るい画像部分が多く、次いでこれより暗い輝度レベルY_nの画像部分が多いものとする。

【0012】次に、この輝度ヒストグラムの格納されたヒストグラムメモリ2のデータをヒストグラム演算回路3が読み出し、入力輝度信号aの平均値、モード値、最小値、最大値、偏差係数、白面積、黒面積等を計算する。そしてヒストグラム演算回路3は、これらの計算結果からリミッタレベル、一定加算値、累積計算のスター

ト輝度レベル及びストップ輝度レベル、正規化後の最大輝度レベル等の各制御値を求め、これらの制御値 e をリミッタ・加算回路4、累積コントロールレジスタ回路5、正規化コントロールレジスタ回路6に夫々与える。

【0013】次にリミッタ・加算回路4は、ヒストグラムメモリ2から図4(a)に示すデータを読み出し、ヒストグラム演算回路3の出力するリミッタレベルでヒストグラムの度数の高い部分をスライスし、図4(b)に示す状態に補正する。この補正は同一輝度成分を有する画像では、各画素に明暗の相違がなく、画像の特徴が掴みにくいので、特定部分の輝度変化を強調して画像の特徴を掴みやすくするものである。更にリミッタ・加算回路4は、図4(b)に示すヒストグラムに一定加算値を加え、図4(c)に示すヒストグラムに再度補正する。この補正は輝度のダイナミックレンジの狭い画像を、黒レベル側から白レベル側にかけて全体にダイナミックレンジを拡げるものである。

【0014】このようにヒストグラムの補正されたデータは再びヒストグラムメモリ2に格納される。尚、ヒストグラムメモリ2への補正データ書き込みタイミングは、映像信号の垂直帰線期間内に行い、映像信号の階調補正期間に補正データの更新が行われないようにする。この結果を補正ヒストグラムデータ c としてヒストグラム累積加算回路7に出力する。ヒストグラム累積加算回路7は、入力されたデータの累積加算を行い、累積ヒストグラムデータを作成する。ここで累積ヒストグラムは、リミッタ・加算回路4で加算する一定加算値が大きいほど、累積ヒストグラムは直線状になり、又一定加算値が小さいほど元のヒストグラムの影響の大きい累積ヒストグラムが出力される。

【0015】次にヒストグラム累積加算回路7は、図4(c)に示すように、累積コントロールレジスタ回路5より与えられる累積スタート輝度レベル Y_p と累積ストップ輝度レベル Y_q の範囲内についての補正ヒストグラムデータ c の累積ヒストグラムデータ f を計算し、この結果を累積ヒストグラムメモリ8に格納する。このデータは図5(d)に示すものとなる。

【0016】ルックアップテーブル演算回路9は、累積ヒストグラムメモリ8からデータを読み出し、その累積ヒストグラムデータの最大値が正規化コントロールレジスタ回路6より与えられる最大出力輝度レベル Y_q (= h)となるような正規化係数を求める。この係数をもとにルックアップテーブル演算回路9は、累積ヒストグラムのデータ g に対して演算を行い、その結果 i をルックアップテーブル10に格納する。このとき、最大出力輝度レベル h を制御することにより、自動コントラストコントロール(ACL)や、自動ブライトコントロール(ABL)のような動作ができる。この関係を図5(e)に示す。即ち入力輝度レベルに対して、その出力輝度レベルは実線を中心とし、点線で示す範囲内で特性

が補正されて変化する。

【0017】次に補正演算回路13は、入力輝度信号 b をアドレスとしてそのデータ j をルックアップテーブル10から読み出し、そのデータ j と入力輝度信号 b を用いて図5(e)に示す階調補正演算を行い、補正出力輝度信号 k を得る。図5(f)は、補正後の輝度信号のヒストグラムを示す。図5(f)において、補正後の輝度ヒストグラムは黒レベル Y_c ～白レベル Y_d の範囲にダイナミックレンジが拡大されていることが分かる。更に白のピークレベル Y_m を中心とする分布が図4(a)に比較し、左右に広がり、このような輝度を有する画像部分のダイナミックレンジも拡大されることが分かる。又、黒のピークレベル Y_n を中心とする分布も図4(a)に比較し、左右に広がることとなる。

【0018】さてD/A変換器14は、この補正出力輝度信号 k をアナログ信号1に変換して図示しない映像装置の表示部に出力する。尚、タイミング制御回路11は、以上述べたような順序で信号処理の動作が行われるように各回路の動作を制御する。(参考：特願平1-265393号「階調補正装置」)

【0019】

【発明が解決しようとする課題】このような従来の階調補正装置では、図4(a)に示すように入力映像信号に輝度分布の集中がみられる場合には、輝度ヒストグラムのデータを用いて、その集中輝度レベルを中心として階調を補正している。このような補正は中間輝度には効果的ではあるが、黒レベルより少し高い輝度レベルに輝度の集中が存在する場合、この輝度レベルより低い黒レベルの信号は、更に輝度レベルが低くなる方向に補正が行われる。このとき中間輝度の補正効果を大きくとると、ある画面では黒レベルでの階調がつぶれるという問題があった。

【0020】又、白レベルより少し低い輝度レベルに輝度の集中が存在する場合、この輝度レベルより高い白レベルの信号は、更に輝度レベルが高くなる方向に補正が行われる。このとき中間輝度の補正効果を大きくとると、ある画面では白レベルでの階調がつぶれるという問題もあった。

【0021】本発明はこのような従来の問題点に鑑みてなされたものであって、請求項1の発明は、黒レベル付近において階調つぶれを起こさず、全体の補正効果が大きくなる階調補正装置を実現することを目的としている。

【0022】又請求項2の発明は、白レベル付近において階調つぶれを起こさず、全体の補正効果が大きくなる階調補正装置を実現することを目的とする。

【0023】

【課題を解決するための手段】本願の請求項1の発明は、入力映像信号をサンプリングし、その信号に含まれる輝度信号をデジタル変換するA/D変換器と、A/D

変換器の出力するデジタル輝度信号の輝度レベルをアドレスとし、各輝度レベルの信号出力頻度をデータとして入力し、輝度ヒストグラムを作成して記憶するヒストグラムメモリと、ヒストグラムメモリのデータを読み出し、このデータから輝度ヒストグラムの特徴を示すパラメータを算出し、制御値を出力するヒストグラム演算回路と、ヒストグラム演算回路の出力するリミッタレベルと一定加算値をヒストグラムメモリに与え、ヒストグラムメモリに格納されたヒストグラムの形状を補正し、再度この補正ヒストグラムデータをヒストグラムメモリに記憶させるリミッタ・加算回路と、ヒストグラム演算回路の出力から、累積スタート輝度レベル及び累積ストップ輝度レベルの信号を抽出して出力する累積コントロールレジスタ回路と、ヒストグラム演算回路の出力から、最大輝度レベル抽出して出力する正規化コントロールレジスタ回路と、ヒストグラムメモリの出力信号と累積コントロールレジスタ回路の出力信号を入力し、ヒストグラムメモリの補正ヒストグラムデータを読み出し、累積加算して累積ヒストグラムを算出するヒストグラム累積加算回路と、ヒストグラム累積加算回路の算出結果を記憶する累積ヒストグラムメモリと、累積ヒストグラムメモリのデータを読み出し、正規化コントロールレジスタ回路の出力信号を用いて、累積ヒストグラムメモリのデータを正規化するルックアップテーブル演算回路と、ルックアップテーブル演算回路の出力するデータを記憶するルックアップテーブルと、A/D変換器の出力信号に基づき、黒レベル付近の輝度信号の黒方向への階調補正の抑制を行うための黒レベル補正抑制量を出力する黒レベル補正テーブルと、A/D変換器の出力信号をアドレスとしてルックアップテーブルから得られた補正信号と、黒レベル補正テーブルから得られた補正制御量とに基づいて、A/D変換器の出力する輝度信号に補正演算を行う補正演算回路と、を具備することを特徴とするものである。

【0024】本願の請求項3の発明は、入力映像信号をサンプリングし、その信号に含まれる輝度信号をデジタル変換するA/D変換器と、A/D変換器の出力するデジタル輝度信号の輝度レベルをアドレスとし、各輝度レベルの信号出力頻度をデータとして入力し、輝度ヒストグラムを作成して記憶するヒストグラムメモリと、ヒストグラムメモリのデータを読み出し、このデータから輝度ヒストグラムの特徴を示すパラメータを算出し、制御値を出力するヒストグラム演算回路と、ヒストグラム演算回路の出力するリミッタレベルと一定加算値をヒストグラムメモリに与え、ヒストグラムメモリに格納されたヒストグラムの形状を補正し、再度この補正ヒストグラムデータをヒストグラムメモリに記憶させるリミッタ・加算回路と、ヒストグラム演算回路の出力から、累積スタート輝度レベル及び累積ストップ輝度レベルの信号を抽出して出力する累積コントロールレジスタ回路と、ヒス

トグラム演算回路の出力から、最大輝度レベル抽出して出力する正規化コントロールレジスタ回路と、ヒストグラムメモリの出力信号と累積コントロールレジスタ回路の出力信号を入力し、ヒストグラムメモリの補正ヒストグラムデータを読み出し、累積加算して累積ヒストグラムを算出するヒストグラム累積加算回路と、ヒストグラム累積加算回路の算出結果を記憶する累積ヒストグラムメモリと、累積ヒストグラムメモリのデータを読み出し、正規化コントロールレジスタ回路の出力信号を用いて、累積ヒストグラムメモリのデータを正規化するルックアップテーブル演算回路と、ルックアップテーブル演算回路の出力するデータを記憶するルックアップテーブルと、A/D変換器の出力信号に基づき、白レベル付近の輝度信号の白方向への階調補正の抑制を行うための白レベル補正抑制量を出力する白レベル補正テーブルと、A/D変換器の出力信号をアドレスとしてルックアップテーブルから得られた補正信号と、白レベル補正テーブルから得られた補正制御量とに基づいて、A/D変換器の出力する輝度信号に補正演算を行う補正演算回路と、を具備することを特徴とするものである。

【0025】

【作用】このような特徴を有する本願の請求項1の発明によれば、A/D変換器は入力映像信号を特定周期でサンプリングし、その信号に含まれる輝度信号をデジタル変換する。ヒストグラムメモリはA/D変換器の出力するデジタル輝度信号の輝度レベルをアドレスとし、各輝度レベルの信号出力頻度をデータとして入力し、輝度ヒストグラムを作成して記憶する。ヒストグラム演算回路はヒストグラムメモリのデータを読み出し、このデータから輝度ヒストグラムの特徴を示すパラメータを算出し、制御値を出力する。リミッタ・加算回路は、ヒストグラム演算回路の出力するリミッタレベルや一定加算値をヒストグラムメモリに与え、ヒストグラムメモリに格納されたヒストグラムの形状を補正し、再度この補正ヒストグラムデータをヒストグラムメモリに記憶させる。累積コントロールレジスタ回路はヒストグラム演算回路の出力から、累積スタート輝度レベル及び累積ストップ輝度レベルの信号を抽出して出力する。正規化コントロールレジスタ回路はヒストグラム演算回路の出力から、最大輝度レベル抽出して出力する。ヒストグラム累積加算回路は、ヒストグラムメモリの出力信号と累積コントロールレジスタ回路の出力信号を入力し、ヒストグラムメモリの補正ヒストグラムデータを読み出し、累積加算して累積ヒストグラムを算出する。累積ヒストグラムメモリはヒストグラム累積加算回路の算出結果を記憶する。ルックアップテーブル演算回路は累積ヒストグラムメモリのデータを読み出し、正規化コントロールレジスタ回路の出力信号を用いて、累積ヒストグラムメモリのデータを正規化する。ルックアップテーブルはルックアップテーブル演算回路の出力するデータを記憶する。一方、黒レベ

ル補正テーブルは、A/D変換器の出力信号に基づき、黒レベル付近の輝度信号の黒方向への階調補正の抑制を行うための黒レベル補正抑制量を出力する。次に補正演算回路は、A/D変換器の出力信号をアドレスとしてルックアップテーブルから得られた補正信号と、黒レベル補正テーブルから得られた補正制御量とを用いて、A/D変換器の出力する輝度信号に補正演算を行う。このように輝度を処理すると、黒レベル付近において階調つぶれを起こさず、輝度レベル全体の階調補正を効果的に行うことができる。

【0026】又本願の請求項3の発明によれば、A/D変換器は入力映像信号を特定周期でサンプリングし、その信号に含まれる輝度信号をデジタル変換する。ヒストグラムメモリはA/D変換器の出力するデジタル輝度信号の輝度レベルをアドレスとし、各輝度レベルの信号出力頻度をデータとして入力し、輝度ヒストグラムを作成して記憶する。ヒストグラム演算回路はヒストグラムメモリのデータを読み出し、このデータから輝度ヒストグラムの特徴を示すパラメータを算出し、制御値を出力する。リミッタ・加算回路は、ヒストグラム演算回路の出力するリミッタレベルや一定加算値をヒストグラムメモリに与え、ヒストグラムメモリに格納されたヒストグラムの形状を補正し、再度この補正ヒストグラムデータをヒストグラムメモリに記憶させる。累積コントロールレジスタ回路はヒストグラム演算回路の出力から、累積スタート輝度レベル及び累積ストップ輝度レベルの信号を抽出して出力する。正規化コントロールレジスタ回路はヒストグラム演算回路の出力から、最大輝度レベル抽出して出力する。ヒストグラム累積加算回路は、ヒストグラムメモリの出力信号と累積コントロールレジスタ回路の出力信号を入力し、ヒストグラムメモリの補正ヒストグラムデータを読み出し、累積加算して累積ヒストグラムを算出する。累積ヒストグラムメモリはヒストグラム累積加算回路の算出結果を記憶する。ルックアップテーブル演算回路は累積ヒストグラムメモリのデータを読み出し、正規化コントロールレジスタ回路の出力信号を用いて、累積ヒストグラムメモリのデータを正規化する。ルックアップテーブルはルックアップテーブル演算回路の出力するデータを記憶する。一方、白レベル補正テーブルは、A/D変換器の出力信号に基づき、白レベル付近の輝度信号の白方向への階調補正の抑制を行うための白レベル補正抑制量を出力する。次に補正演算回路は、A/D変換器の出力信号をアドレスとしてルックアップテーブルから得られた補正信号と、白レベル補正テーブルから得られた補正制御量とを用いて、A/D変換器の出力する輝度信号に補正演算を行う。このように輝度を処理すると、白レベル付近において階調つぶれを起こさず、輝度レベル全体の階調補正を効果的に行うことができる。

【0027】

【実施例】本発明の一実施例における階調補正装置について、図1を参照しながら説明する。図1は本実施例の階調補正装置の構成を示すブロック図を示すものである。本図において、A/D変換器1、ヒストグラムメモリ2、ヒストグラム演算回路3、リミッタ・加算回路4、累積コントロールレジスタ回路5、正規化コントロールレジスタ回路6、ヒストグラム累積加算回路7、累積ヒストグラムメモリ8、ルックアップテーブル演算回路9、ルックアップテーブル10、タイミング制御回路11、D/A変換器14が夫々設けられていることは従来例と同一であり、その説明は省略する。

【0028】黒レベル補正テーブル20は、A/D変換器1の出力信号を入力し、補正前の映像信号の各画素の輝度レベル及びその補正方向等から、黒つぶれが生じないように黒レベル付近の階調補正の補正抑制量を生成し、抑制量の信号を出力する回路である。白レベル補正テーブル21は、A/D変換器1の出力信号を入力し、補正前の映像信号の各画素の輝度レベル及びその補正方向等から、白つぶれが生じないように白レベル付近の階調補正の補正抑制量を生成し、抑制量の信号を出力する回路である。

【0029】補正演算回路22は、A/D変換器1の出力する輝度信号、ルックアップテーブル10から得られた補正データ、黒レベル補正テーブル20から得られた黒レベル補正抑制量、白レベル補正テーブル21から得られた白レベル補正抑制量を夫々入力し、階調補正演算を行う回路である。補正演算回路22は、例えば図1に示すように乗算器22a、22b、加算器22cにより構成される。第1の乗算器22aは、ルックアップテーブル10の信号と白レベル補正テーブル21の信号との乗算を行う回路である。第2の乗算器22bは、乗算器22aの出力と黒レベル補正テーブル20との乗算を行う回路である。加算器22cは、乗算器22bの出力とA/D変換器1の信号を加算する回路である。D/A変換器14は補正演算回路22で補正されたデジタル出力をアナログ信号に変換する回路である。

【0030】このように構成された本実施例の階調補正装置について、従来例に付加された部分の動作についてのみ説明を行う。図2は本実施例の階調補正装置の各回路部の動作特性を示す説明図である。まず、A/D変換器1によりデジタル変換された入力輝度信号をアドレスとして、ルックアップテーブル10のデータを読み出す。そうすると、図2(a)に示すように各画素ごとの輝度レベルに応じた階調補正データが乗算器22aに与えられる。

【0031】次に、ルックアップテーブル10より読み出された補正データが黒方向への階調伸長データであった場合、A/D変換器1の出力する映像の各輝度信号に応じ、黒レベル補正テーブル20より図2(b)に示すような黒レベル補正抑制値を読み出す。又、ルックアップ

プテーブル10より読み出された補正データが白方向への階調伸長データであった場合、A/D変換器1の出力する映像の各輝度信号に応じ、白レベル補正テーブル21より図2(c)に示すように白レベル補正抑制値を読み出す。これらの補正データは乗算器22a, 22bに与えられ、補正を行う乗算係数として使用される。

【0032】即ち補正演算回路22は、A/D変換器1の出力する輝度信号をもとに、その輝度レベルに応じた階調補正データをルックアップテーブル10から読み出し、黒レベル補正テーブル20の出力する黒レベル補正抑制値、白レベル補正テーブル21の出力する白レベル補正抑制値で乗算を行う。そして加算器22cでは、A/D変換器1の出力する未補正の輝度レベルに、白又は黒部分の補正信号を加え、総合補正された輝度信号を生成する。

【0033】例えば、図2(a)に黒レベルYb1~Yb2の範囲で示すように黒側にシフトされた画素の輝度分布を、黒レベル補正抑制値により、図2(d)に示す黒レベルYb3~Yb4の範囲で示すようにやや白側にシフトするという補正を行う。このように黒レベル付近の信号の黒方向への階調補正効果を軽減することにより、黒つぶれを改善することができる。

【0034】又、図2(a)に白レベルYw1~Yw2の範囲で示すように白側にシフトされた画素の輝度分布を、白レベル補正抑制値により、図2(d)に白レベルYw3~Yw4の範囲で示すようにやや黒側にシフトするという補正を行う。このように白レベル付近の信号の白方向への階調補正効果を軽減することにより、白つぶれを改善することができる。

【0035】最後にD/A変換器14は、階調補正されたデジタルの輝度信号をアナログ信号に変換して、表示部に与える輝度信号を出力する。このように、黒レベル付近においても白レベル付近においても階調つぶれを起こさず、補正効果の大きな階調補正処理を行うことが可能となる。

【0036】

【発明の効果】以上詳細に説明したように本願の請求項1の発明によれば、黒レベル補正テーブルを設けたことにより、黒レベル付近の輝度信号について黒方向に階調が

補正される場合には、その補正量を抑制することができる。即ち、黒レベル付近において階調つぶれを起こさず、輝度レベル全体の階調補正効果を大きくすることが可能となる。

【0037】更に本願の請求項3の発明によれば、白レベル補正テーブルを設けたことにより、白レベル付近の輝度信号について白方向に階調が補正される場合には、その補正量を抑制することができる。即ち、白レベル付近において階調つぶれを起こさず、輝度レベル全体の階調補正効果を大きくすることが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施例における階調補正装置の構成を示すブロック図である。

【図2】本発明の実施例における階調補正装置の動作特性を示す説明図である。

【図3】従来の階調補正装置の構成例を示すブロック図である。

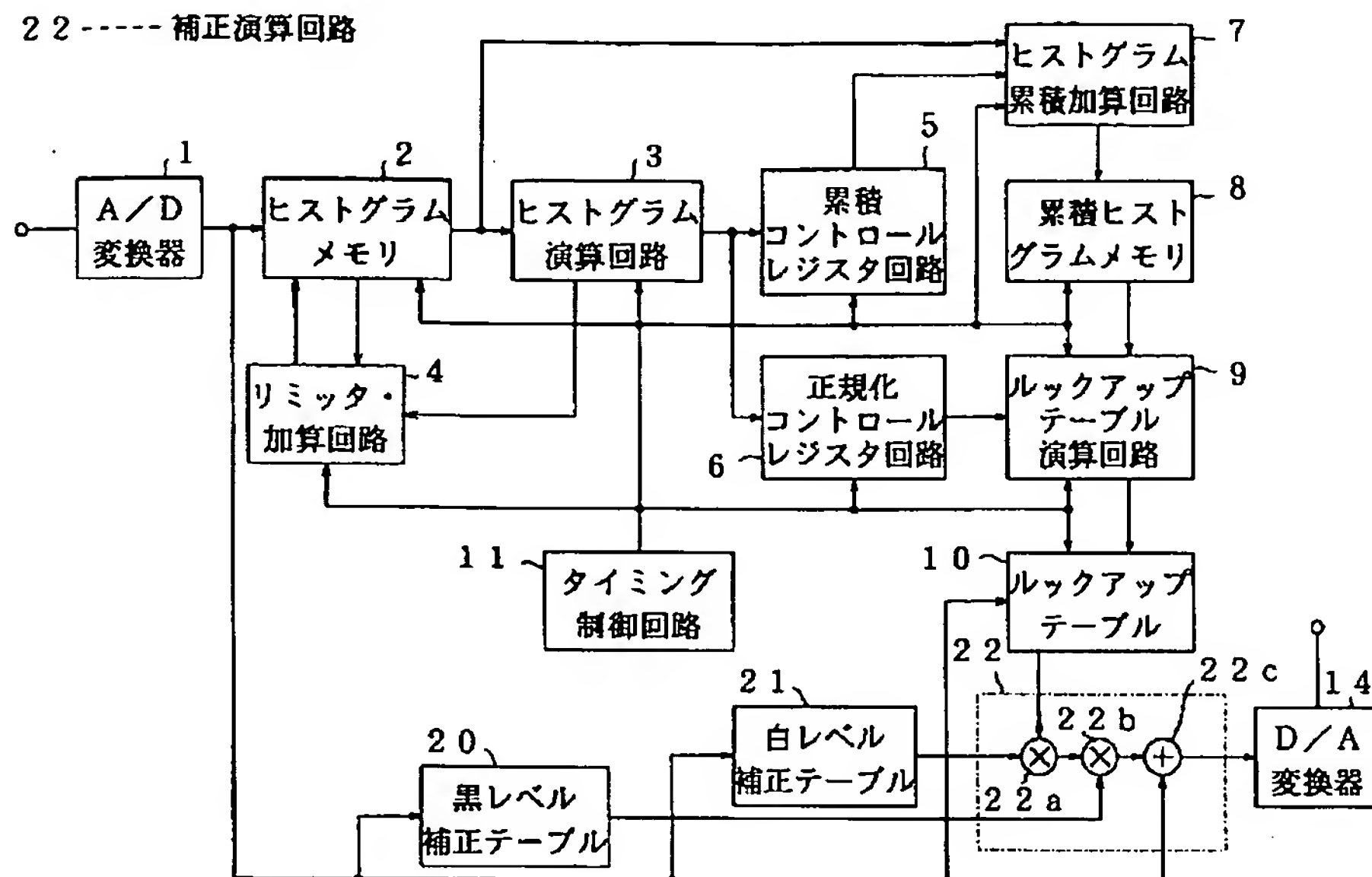
【図4】従来の階調補正装置の動作特性を示す説明図(その1)である。

【図5】従来の階調補正装置の動作特性を示す説明図(その2)である。

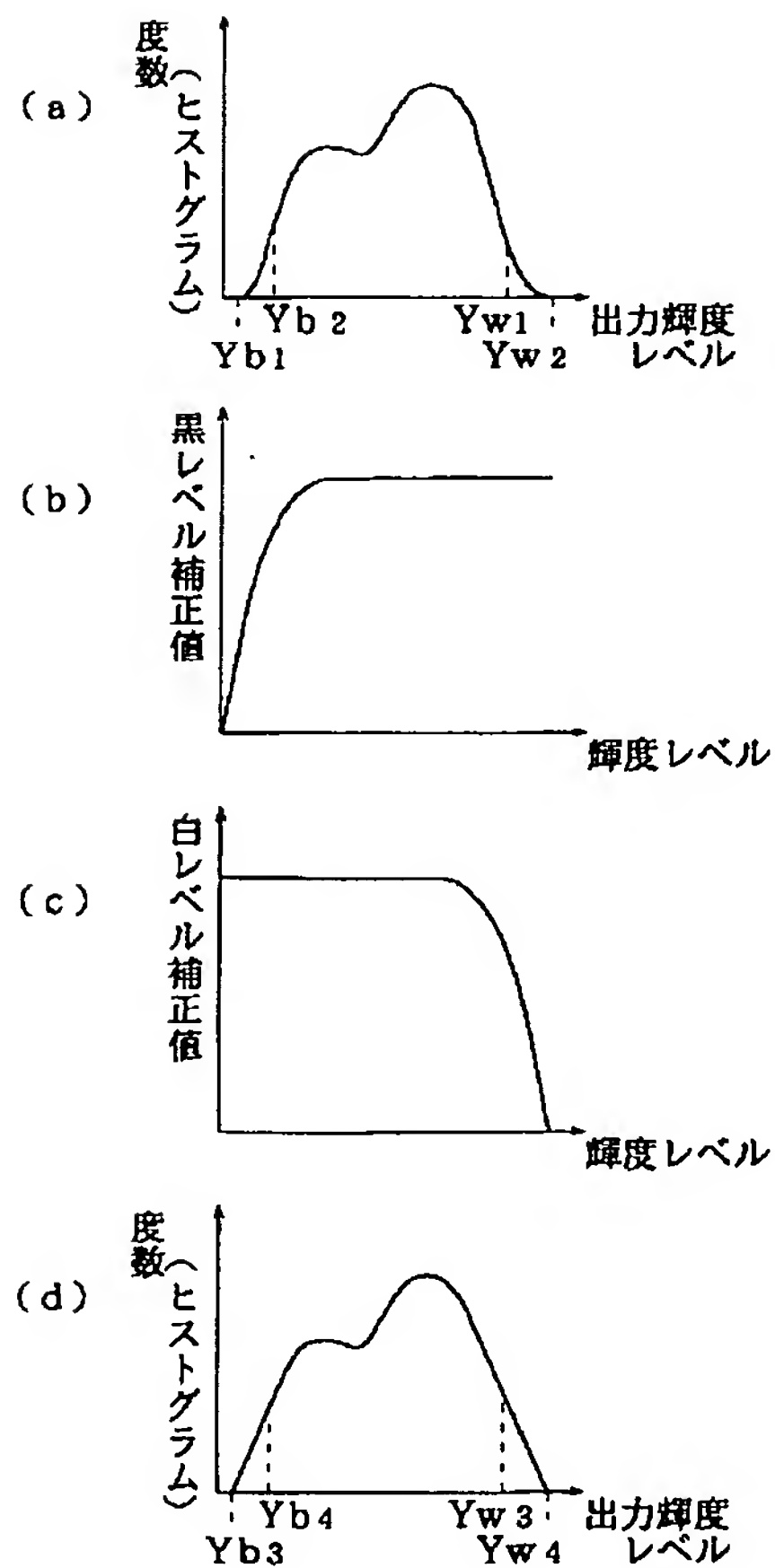
【符号の説明】

- 1 A/D変換器
- 2 ヒストグラムメモリ
- 3 ヒストグラム演算回路
- 4 リミッタ・加算回路
- 5 累積コントロールレジスタ回路
- 6 正規化コントロールレジスタ回路
- 7 ヒストグラム累積加算回路
- 8 累積ヒストグラムメモリ
- 9 ルックアップテーブル演算回路
- 10 ルックアップテーブル
- 11 タイミング制御回路
- 14 D/A変換器
- 20 黒レベル補正テーブル
- 21 白レベル補正テーブル
- 22 補正演算回路
- 22a, 22b 乗算器
- 22c 加算器

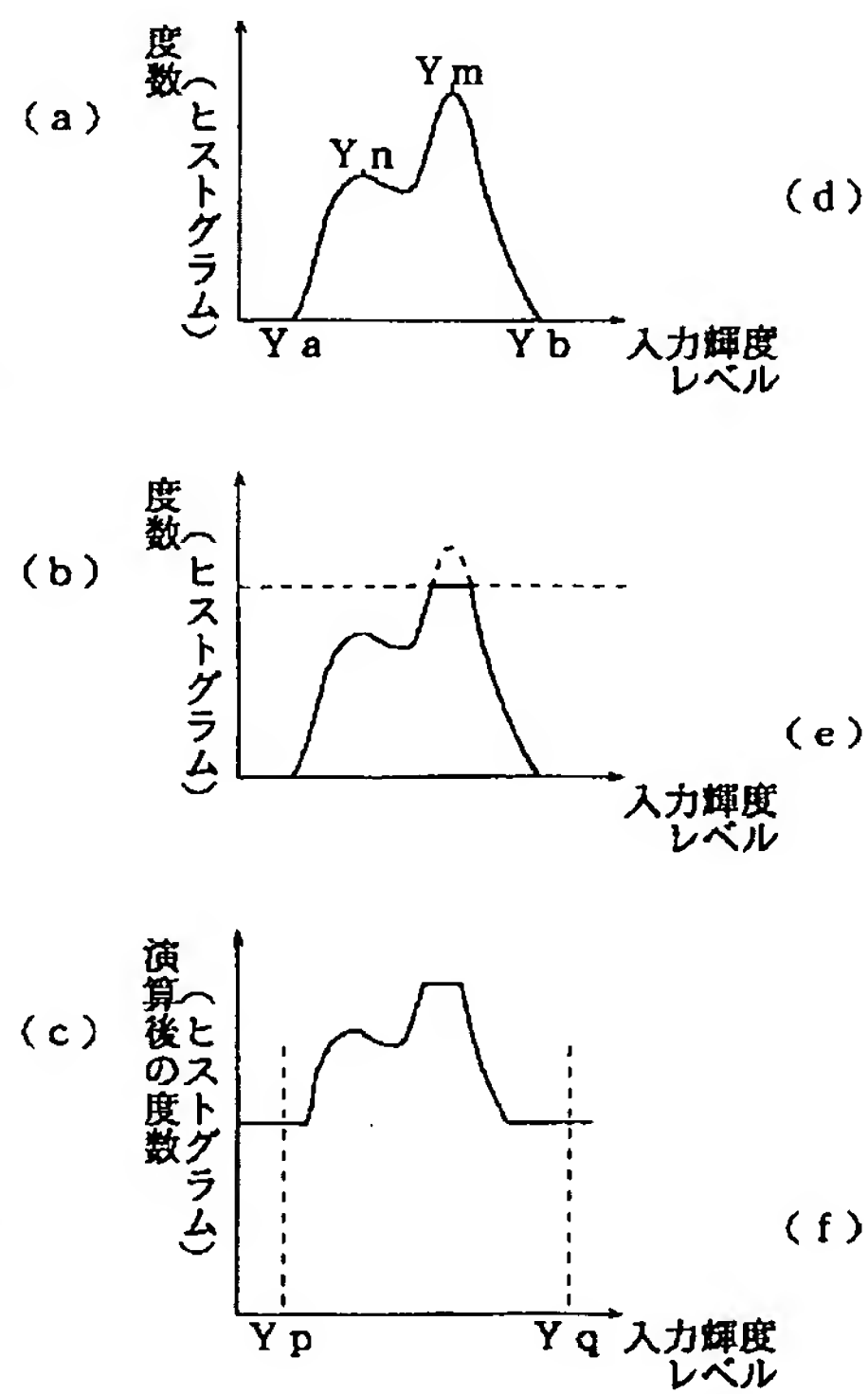
【図1】



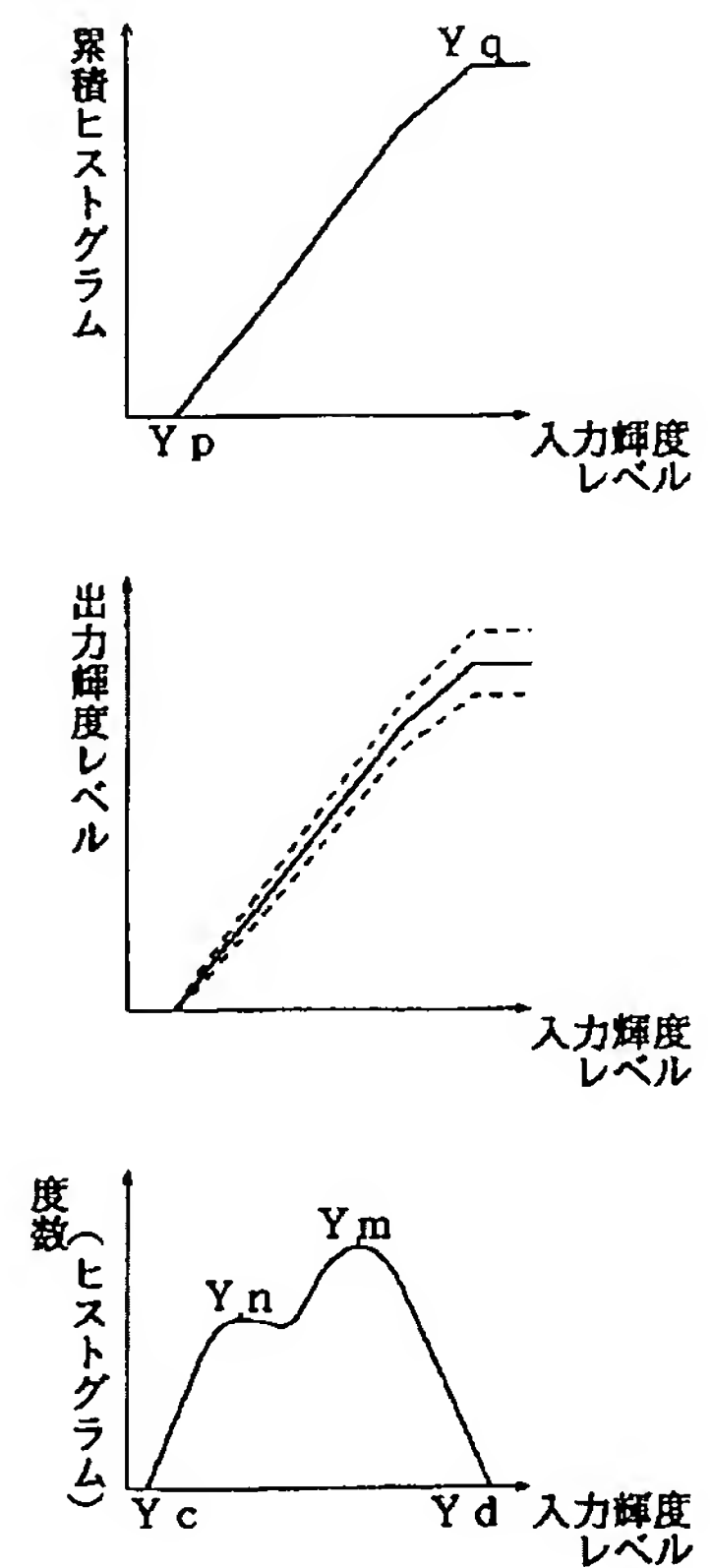
【図2】



【図4】



【図5】



【図3】

